

用于电池电量测量的 Delta-Sigma 调制器设计

刘燕娟,程东方

(上海大学 微电子研究与开发中心,上海 200072)

摘 要: 为使模拟—数字信号转换芯片能直接用于各种电池电量测量的系统中而无需另加电压转换芯片,在应用于 Delta—Sigma 结构的 ADC(模数转换器)的调制器设计中,使用 $0.35\mu\text{m}$ CMOS 的集成电路工艺,采用二阶单环的电路结构,在 5V 供电的工作电压下可达到的电压测量范围为 1.4V 至 4.2V,测量精度为 12 位. 因而采用此 Delta—Sigma 调制器的 ADC 可直接用于多种电池种类的电量测量,且具有制作成本低廉的特点.

关键词: 电池电量测量;Delta—Sigma 调制器;模数转换器;全差分运算放大器

中图分类号: TN761

文献标识码: A

文章编号: 1000—7180(2013)07—0082—04

Design of Second—Order Delta—Sigma Modulator for Measurement of Battery Capacity

LIU Yan-juan, CHEN Dong-fang

(Microelectronic R&D Center, Shanghai University, Shanghai 200072, China)

Abstract: In order to make the analog—digital converter can be directly used for various battery capacity measurement system without voltage conversion chip, the modulator in the Delta—Sigma ADC is designed in second—order single—loop structure with $0.35\mu\text{m}$ CMOS technology, and its measurement scope of application range 1.4 V to 4.2 V with 12bits resolution at the 5V power supply. The ADC with this modulator has the advantages of wide measurement scope of range to batteries and low cost.

Key words: capacity measurement of battery; Delta—Sigma modulator; analog digital converter; fully differential operational amplifier

1 引言

随着一次能源的日益枯竭和人们环保意识的增强,新能源及其应用正逐步盛行. 电动汽车、电动车以及琳琅满目、不拖电线的电动工具越来越多地走入人们的生活. 与此同时,对应用于电池管理的电量测量芯片的需求也随之增多. 电量测量芯片的应用往往工作在低频范围,主要对测量精度有要求. Delta—Sigma 型 ADC 有对其中模拟电路设计要求不高,可通过调整过采样率设计,有效提高转换器精度的特点. 这使设计和制作电量测量芯片的难度大为降低,也使面积开销大为减小. 本文介绍的 Delta—Sigma 调制器是一款 Delta—Sigma ADC 中的核心

模块,它的设计对 ADC 的性能起着关键作用.

2 电路结构

Delta—Sigma 调制器的电路整体结构图如图 1 所示. 采用全差分结构是为了能够有效地抑制偶次谐波的产生(为减小谐波失真,本文所设计的电路采用全差分的电路结构). 被测电压信号首先通过转换电路由单端输入转为双端输入信号,再送至调制器主体电路中进行处理. 时钟信号产生电路、参考电平产生电路和基准电流产生电路则可分别为调制器主体电路提供所需的时钟信号、电压信号及基准电流信号.

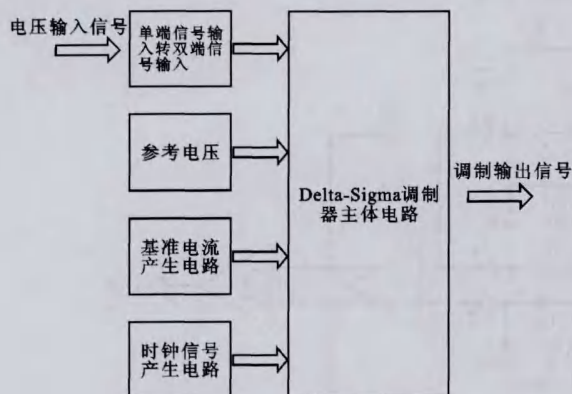


图1 电路总体结构图

3 调制器的系统设计

Delta-Sigma 调制器是模数转换的核心电路,通常有多种电路形式. 其中一阶调制器虽然具有硬件开销小、电路简单的优点,但是闲杂音(idle tone)的影响较为严重^[1],而大于二阶的单环调制器又存在稳定性问题,因而本文设计的调制器选用二阶单环结构. 其中的量化器为1位,过采样率取256倍,这样的电路结构仍可具有硬件开销小,稳定性好的特点.

图2为调制器的系统结构图. 为降低积分器的输出摆幅,在积分器前分别加入了系数 a_1 、 a_2 、 a_3 、 a_4 比例电路,这些电路的输出决定了积分器的输出摆幅^[2]:

$$y/x = a_1/a_2 \quad (1)$$

$$x_1/x_2 = (a_1/a_2)/(a_3/a_4) \quad (2)$$

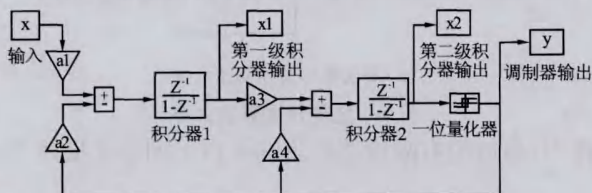
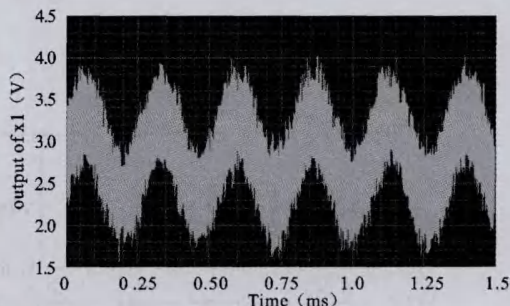
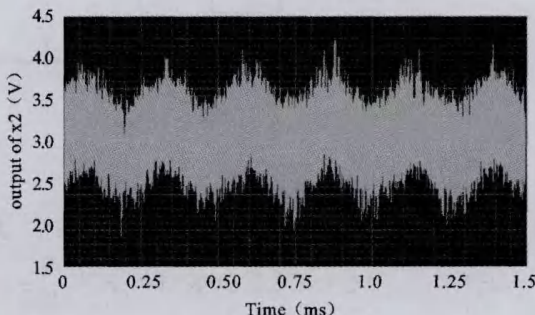


图2 调制器的系统结构图

由于电压输入范围较大,因而在基于仿真的设计考虑中可选择 $y : x = 1 : 2$; $x_1 : x_2 = 1 : 3$,并结合对电容值大小选取的考虑,最终确定调制器系数值为: $a_1 = 1/6$, $a_2 = 1/3$, $a_3 = 3/4$, $a_4 = 1/2$. 图3是使用图2理想电路模型,经输入正弦波仿真得到的积分器的输出波形. 可见积分器的单边输出电压在1.4V至4.2V范围之内,它也是积分器中的运放输出摆幅范围. 这一摆幅范围是运放在5V工作电压下实现的,因而可知调制器系数的选择是合理的.



(a) 第一级积分器的单边输出



(b) 第二级积分器的单边输出

图3 积分器的单边输出波形

4 调制器主体的电路实现

根据图2设计的调制器电路原理图如图4所示. 由全差分运算放大器组成的开关电容积分器和电压比较器组成. 如前所说,全差分输入输出结构可以抑制偶次谐波的生成,减少谐波失真^[3],而采用开关电容结构则能减少电路功耗,且器件匹配性好.

4.1 采样电容的设计

采样电容 C_b 值的确定是根据调制器所允许的热噪声来决定的. 积分器的采样电容与开关会在电路中引入热噪声,它在输入端引入等效噪声能量为^[4]:

$$\bar{V}_{in}^2 = \frac{4kT}{C} \quad (3)$$

在信号带宽范围内的总能量:

$$\bar{N}_{in}^2 \approx \frac{\bar{v}_{in}^2}{OSR} \quad (4)$$

其中OSR为调制器的过采样率. 由于第二级积分器产生的噪声会被电路抑制而可忽略,因而在此只考虑第一级积分器引入的热噪声. 根据图4调制器的结构,以及 $C_b = 2C_1$ 的选定,由采样电容 C_b 与 $2C_1$ 等效到输入端的噪声为:

$$\frac{\bar{v}_{in,cs}^2}{2} + 2 \times \frac{\bar{v}_{in,cb}^2}{2} = \frac{4kT}{C_1} + 2 \times \frac{4kT}{2C_1} = \frac{8kT}{C_1} \quad (5)$$

因而输出端电容热噪声的能量:

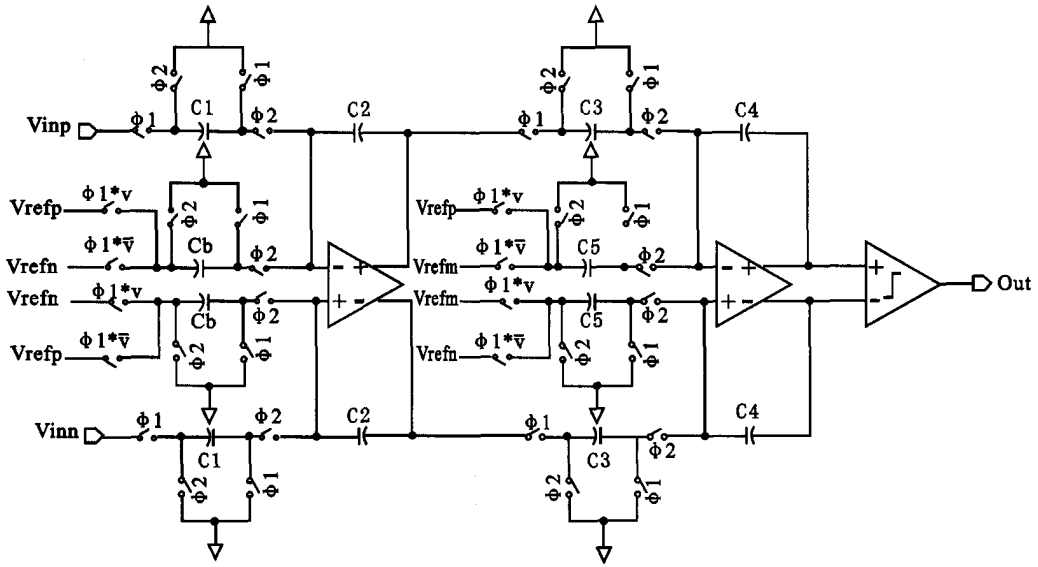


图4 调制器主体电路简图

$$\overline{N_{in}^2} = (\overline{v_{in,cs}^2} + 2 \times \overline{v_{in,cb}^2}) / OSR / 4 = \frac{2kT}{C_1 \times OSR} \quad (6)$$

由此得到的信噪比 SNR 公式:

$$SNR = 10 \times \log \left[\frac{\frac{M^2}{2} \times \frac{1}{4}}{\frac{\pi^4}{5 (OSR)^5} \times \frac{\Delta^2}{12} + \overline{N_{in}^2}} \right] \quad (7)$$

$$= 10 \times \log \left[\frac{\frac{M^2}{2} \times \frac{1}{4}}{\frac{\pi^4}{5 (OSR)^5} \times \frac{\Delta^2}{12} + \frac{2kT}{C_1 \times OSR}} \right]$$

其中 M 为输入摆幅, Δ 为量化器的两个相邻的逻辑电平之间的差值, 在本文所设计的调制器中最大摆幅 M 为 1.4V, Δ 等于 5V. 为使调制器大于 12 位的精度, 根据式(7), C_s 可取 300fF, C_b 取 600fF, 此时 SNR 已大于 80dB, 对实现 12 位精度 (74 dB) 已留有一定裕度.

4.2 全差分运算放大器的设计

运算放大器是调制器设计中最重要模块之一, 它的增益、带宽、转换速率等参数会对调制器的精度产生影响. 本调制器采用运放如图 5 所示. 该运放由两个图 5(a)所示的单边输出两级运放, 组成如图 5(b)所示的双端差分输出结构, 其双端输出的增益要比单端输出的增益高 6dB, 从而提高了运放的增益, 但其缺点是减小了运放的相位裕度. 为稳定运放的共模输出电平, 此运放采用开关电容共模反馈电路, 如图 5(c) 所示, 该共模反馈电路不会限制运放的输出摆幅^[5], 且消耗功耗较小.

由于运放增益是有限的, 这使得采样电容上的电荷在积分相位周期内不能够完全转移到积分电容上, 从而造成了误差. 在图 4 所示的第一级积分器电

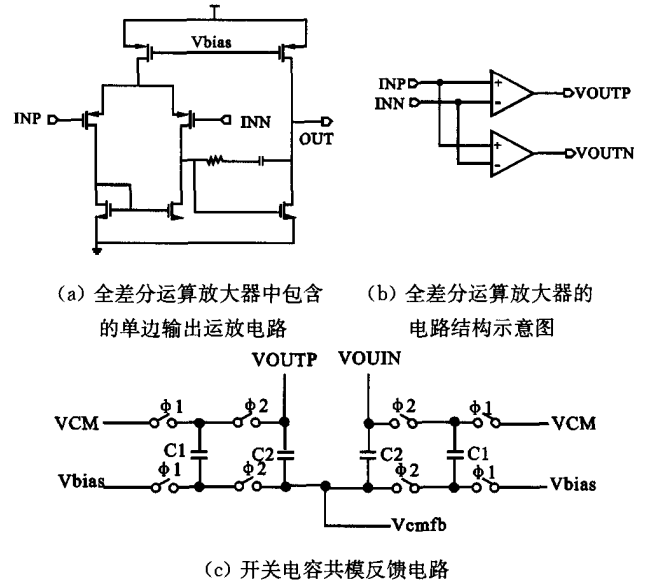


图5 全差分运算放大器

路中, 运放的有限增益的影响可由下列等式描述^[6]:

$$\frac{V_{out}}{V_1 + \frac{C_b}{C_1} V_2} = \frac{\frac{C_1}{C_2} \left[\frac{A}{A+1 + \frac{C_1}{C_2} + \frac{C_b}{C_2}} \right] \frac{z^{-1}}{1 - \frac{A+1}{A+1 + \frac{C_1}{C_2} + \frac{C_b}{C_2}} z^{-1}}}{A+1 + \frac{C_1}{C_2} + \frac{C_b}{C_2}} \quad (8)$$

与积分器的理想表达式相比, 由运放有限增益引起的误差为 $\frac{A}{A+1 + \frac{C_1}{C_2} + \frac{C_b}{C_2}}$, 它相当于将极点由 $z=1$ 转移至:

$$z_{p1} = \frac{A+1}{A+1 + \frac{C_1}{C_2} + \frac{C_b}{C_2}} = \frac{A+1}{A + \frac{3}{2}} \quad (9)$$

同理,第二级积分器电路由运放有限增益引起的误差为 $\frac{A}{A+1+\frac{C_3}{C_4}+\frac{C_5}{C_4}}$, 它将极点由 $z=1$ 转移至:

$$z_{p2} = \frac{A+1}{A+1+\frac{C_3}{C_4}+\frac{C_5}{C_4}} = \frac{A+1}{A+\frac{9}{4}} \quad (10)$$

运放引起的增益误差对传输函数的影响很小,然而积分器的极点转移将引起噪声传递函数(NTF)零点的相同转移:

$$NTF \cong (1-z_{p1}z^{-1})(1-z_{p2}z^{-1}) \quad (11)$$

由此将会产生转角频率 f_c , 对低于 f_c 频率的噪声整形产生影响. 在本调制器中, 转角频率可由较大的极点决定:

$$e^{s_p T} = \frac{A+1}{A+\frac{3}{2}} \quad (12)$$

从而得到转角频率:

$$f_c = \frac{f_s}{2\pi} \ln\left(1 - \frac{A+1}{A+\frac{3}{2}}\right) \approx \frac{f_s}{2\pi(2A+3)} \quad (13)$$

式中, 如果满足 $f_c \ll f_B$ (f_B 为调制器的带宽), 那么运放有限增益对 SNR 的影响可以忽略. 本文设计的运放增益 A 为 68dB, f_B 为 12kHz, 代入式(13)中, 能满足 $f_c \ll f_B$ 的要求.

根据文献, 运放的带宽和转换速率会影响积分器输出的建立时间^[7]. 当积分器输出的建立时间只受有限带宽的限制时, 被称为“线性建立”; 而当积分器输出的建立时间受到运放摆率的限制时, 其建立过程被称为“非线性建立”. 通常认为: 单环结构的调制器中所产生的带内误差功率对线性建立误差不敏感, 但是对于非线性建立过程则会引起谐波失真. 本文设计的运放带宽为 24MHz, 转换率为 80MV/s. 经过仿真表明, 其在半个采样时钟周期内就能够完成线性建立.

4.3 仿真结果

本文采用 $0.35\mu\text{m}$ 工艺设计了一款调制器, 在 5V 电源供电下工作, 输入信号频率取 3.75kHz, 幅度为 -3dBFS. 经 Spectre 仿真, 并将其输出结果通过 MATLAB 进行快速傅里叶变换(FFT)处理并计算了信噪比(SNR). 其中 FFT 分析点数为 8192 个点, 计算得到 SNR 为 70.3dB, 有效位数可达到 12 位. 图 6 为通过 MATLAB 绘图得到的调制器输出频谱图.

5 结束语

文中采用 $0.35\mu\text{m}$ 集成电路工艺设计了一款二

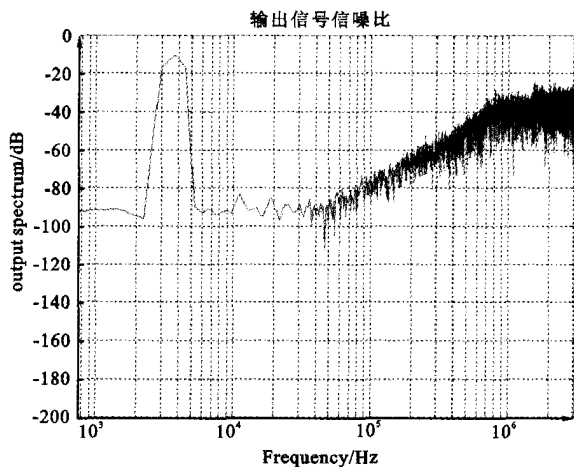


图 6 调制器的输出频谱图

阶单环 Delta-Sigma 调制器, 该调制器可以工作在 5V 电源下, 最大特点是测量电压范围宽, 可从 1.4V 至 4.2V; 其有效位数达到 12 位, 使用此调制器的 ADC 相应精度可达到 0.03%. 可直接应用于电池测量电路中, 而无需电压转换电路, 从而简化电池管理系统的电路设计和硬件开销.

参考文献:

- [1] Schreier R, Temes G C. Understanding delta-sigma data converters[M]. New Jersey: Wiley & Sons Inc, 2004.
- [2] 李亮, 陈珍海. 应用于数字音频的二阶 Sigma-Delta 调制器设计[J]. 微电子学与计算机, 2010, 27(7): 198-201.
- [3] 郭晓露, 刘海洋, 王明江. 一个 16 位高性能音频 Sigma-Delta 调制器[J]. 微处理机, 2010(5): 35-38.
- [4] Schreier R, Jose S. Design-oriented estimation of thermal noise in switch-capacitor circuits[J]. IEEE Transactions on Circuits and Systems - I, 2005, 52(11): 2360-2362.
- [5] Baker R J. CMOS circuit design, layout, and simulation[M]. 3rd ed. New Jersey: John Wiley & Sons, Inc, 2010.
- [6] Franco Maloberti. Data Converters[M]. New York: Springer Inc, 2007.
- [7] Rio R del, Medeiro F. CMOS cascade sigma-delta modulators for sensors and telecom error analysis and practical design[M]. Netherlands: Springer Inc, 2006.

作者简介:

刘燕娟 女, (1985-), 硕士研究生. 研究方向为模拟集成电路设计.